All’interno di RUCS7 ci sono molte interfacce per connettere assieme tutte le unità.  
Di particolare interesse sono le interfacce tra lo Z80X e le memorie o il driver 7 segmenti.

L’interfaccia verso le memorie è gestita da Z80 MEM INTERFACE. Questo sistema è temporizzato per mezzo del segnale CLK\_PEDGE e si occupa di attivare la ROM o la RAM. Principalmente abilita la linea REGCEB, abbrev. di Register Control Enable port B, delle due memorie se è attivo nRD, così da avere il valore aggiornato sul bus dati. Poi abilita WEB, abbrev. di Write Enable port B, della RAM se è attivo nWR, mentre lo stesso pin della ROM è sempre disattivato. L’abilitazione delle due memorie segue invece la seguente logica: se il dodicesimo bit del bus A è 0 viene attivata la ROM altrimenti viene attivata la RAM, sempre se la linea nMREQ è attivata altrimenti sono disattivate entrambe le memorie.

L’interfaccia Z80 IO INTERFACE è in realtà un sistema di più registri collegati al bus e selezionabili.  
Ci sono due tipi di registri: quelli di sola lettura da parte di Z80X che sono collegati alle uscite delle periferiche e quelli di lettura e scrittura che sono collegati agli ingressi delle periferiche. Questi registri si abilitano quando nIORQ è attivo e sul bus A è presente l’indirizzo che vi corrisponde.  
Il driver 7 segmenti presenta anche una RAM per immagazzinare al massimo 32 caratteri. Questa viene controllata per mezzo dei cinque bit meno significativi dell’indirizzo e la sua uscita viene fornita sul bus solo se l’indirizzo è nell’intervallo 0-31 e il segnale nRD è attivo. Mentre WE viene attivato solo se l’indirizzo corrisponde e nWR è attivo.